
N32765IIB7EC_STB 开发板硬件使用指南

简介

此文档的目的在于让使用者能够快速熟悉 N32765IIB7EC_STB 开发板,了解开发板的功能、使用说明及注意事项,以便基于开发板进行 MCU 调试开发。

目录

1	硬件开发说明.....	1
1.1	简述.....	1
1.2	开发板功能.....	1
1.3	开发板布局.....	2
1.4	开发板跳线使用说明.....	5
1.5	开发板原理图.....	6
2	历史版本	12
3	声 明	13

1 硬件开发说明

1.1 简述

N32765IIB7EC_STB 开发板用于国民技术股份有限公司 32 位 N32765IIB7EC 芯片的样片开发。本文档详细描述了 N32765IIB7EC_STB 开发板的功能、使用说明及注意事项。

1.2 开发板功能

开发板主 MCU 芯片型号为 N32765IIB7EC，BGA176 管脚封装，开发板把所有的功能接口都连接出来，方便客户开发。

1.3 开发板布局

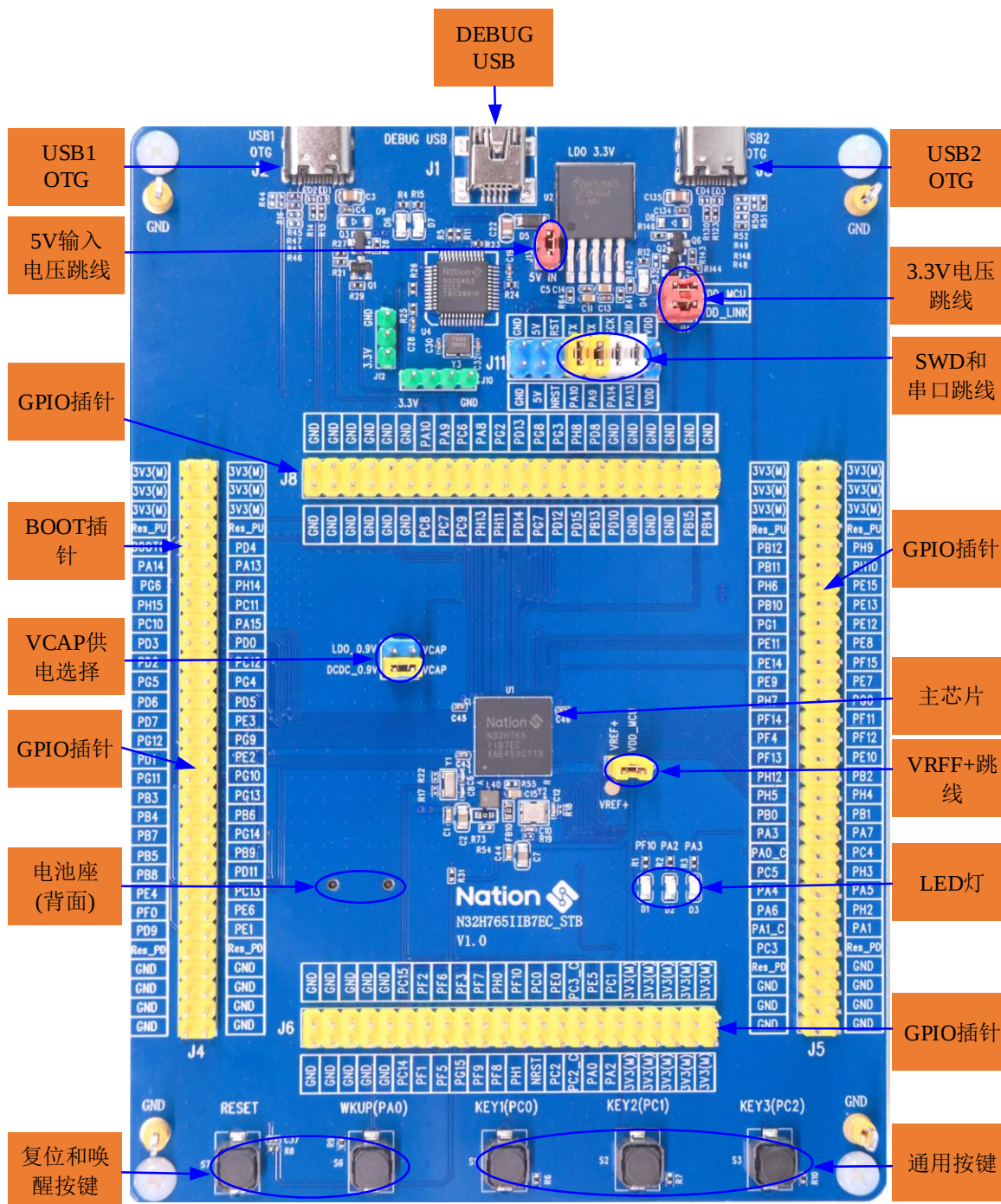


图 1-1 开发板布局

1) 开发板的供电

开发板可选用USB1 OTG接口（J2）、USB2 OTG接口（J3）和DEBUG USB（J1）供电，通过J13跳线连接到3.3V LDO输入口。

2) Debug USB（J1）

通过NS-LINK芯片（U4）的DEBUG USB接口，可以提供主MCU程序下载调试功能，也可以连接MCU的串口提供USB转串口功能。

3) USB OTG（J2、J3）

开发板板载两个USB OTG接口（J2和J3），通过该USB OTG接口实现主从设备间的升级调试；

4) SWD接口和串口（J11）

SWD接口：PA13（SWDIO）和PA14（SWDCK），用于主MCU程序下载调试，可采用ULINK2或JLINK对MCU进行下载调试，也可以跳线帽短接SWDIO信号插针以及SWDCK信号插针，通过DEBUG USB对MCU进行下载调试。

串口：MCU_TX和MCU_RX，用作串口外接信号，MCU的PA9（TX）和PA10（RX）用作串口，可以单独外接串口设备，也可以跳线帽短接MCU_TX信号插针以及MCU_RX信号插针，通过开发板上的NS-LINK，将USB口转为串口，方便客户使用；

5) 复位和唤醒按键（S7、S6）

S7、S6分别为复位按键和唤醒按键，分别连接芯片的NRST管脚和PA0管脚，用于芯片复位和唤醒功能。

6) 通用按键（S1、S2、S3）

S1、S2、S3为通用按键，分别连接芯片PC0、PC1和PC2管脚。

7) LED灯

D1、D2、D3为LED灯，分别连接芯片PF10、PA2和PA3管脚。

8) BOOT (J1 PIN9)

J1 PIN9引脚为BOOT0插针，可以根据需要通过跳线短接到电源或地。

9) GPIO口 (J4, J5, J6, J8)

芯片GPIO接口全部引出，插针上预留了3.3V电压和GND插针，以及为方便测试预留了串电阻上下拉插针。GPIO接口的具体定义参见《UM_N32H76X系列用户手册V1.0》。

1.4 开发板跳线使用说明

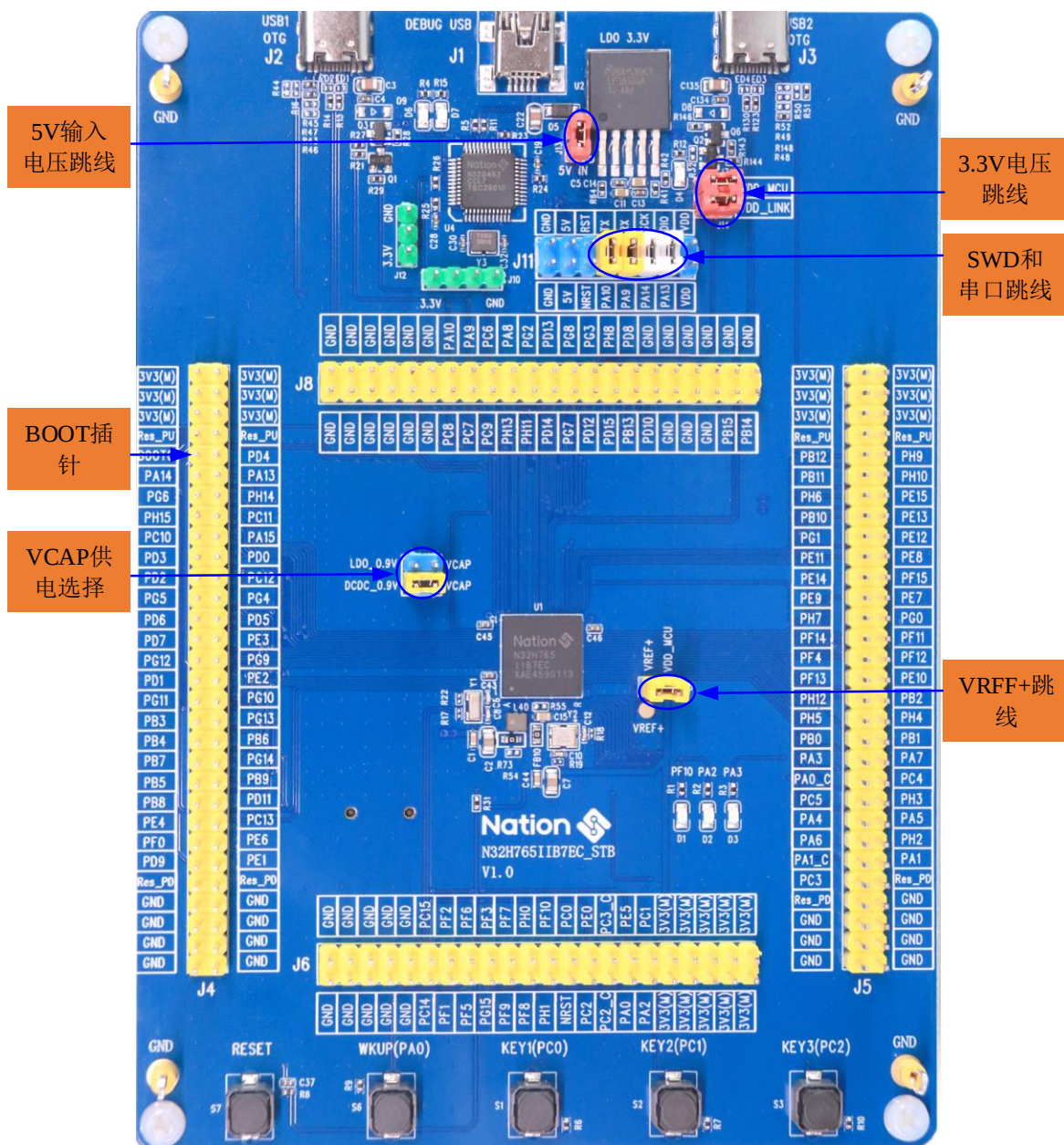


图 1-2 开发板跳线说明

表 1-1 开发板跳线说明列表

No.	跳线位号	跳线功能	使用说明
1	J13	5V 输入电压跳线	J13 跳线用于连接 USB OTG(J2、J3)和 DEBUG USB(J1)三个接口供电给 3.3V LDO 的输入口。
2	J7、J14	3.3V 供电跳线	J7: 供电 3.3V 给主 MCU 芯片。 J14: 供电 3.3V 给 NS-LINK MCU 芯片。
3	J11	SWD 跳线	使用 NS-LINK 通过 USB DEBUG 口下载程序给 MCU，需要短接 SWDIO 信号插针以及 SWDCK 信号插针。
	J11	串口跳线	使用 NS-LINK 通过 USB DEBUG 口做串口使用时，需要短接 MCU_TX 信号插针以及 MCU_RX 信号插针。
4	J1 PIN9	BOOT 跳线	J1 PIN9: BOOT0。
5	J15	VREF+跳线	J15: 短接此跳线，VREF 使用外部 VDD_MCU 电压为参考源。
6	J9	VCAP 供电选择	根据插针 J9 上的丝印，可选择 LDO_0.9V 或 DCDC_0.9V 电压给 VCAP 供电。

1.5 开发板原理图

N32765IIB7EC_STB 开发板原理图说明如下（详见《N32765IIB7EC_STB_V1.0》）：

1) MCU 连接

参考图 1-3 为 MCU 连接原理图，MCU 每一个 VDD 管脚都连接有电容，所有 GPIO 都引出连接到 J4、J5、J6 和 J8 插针上，方便调试。

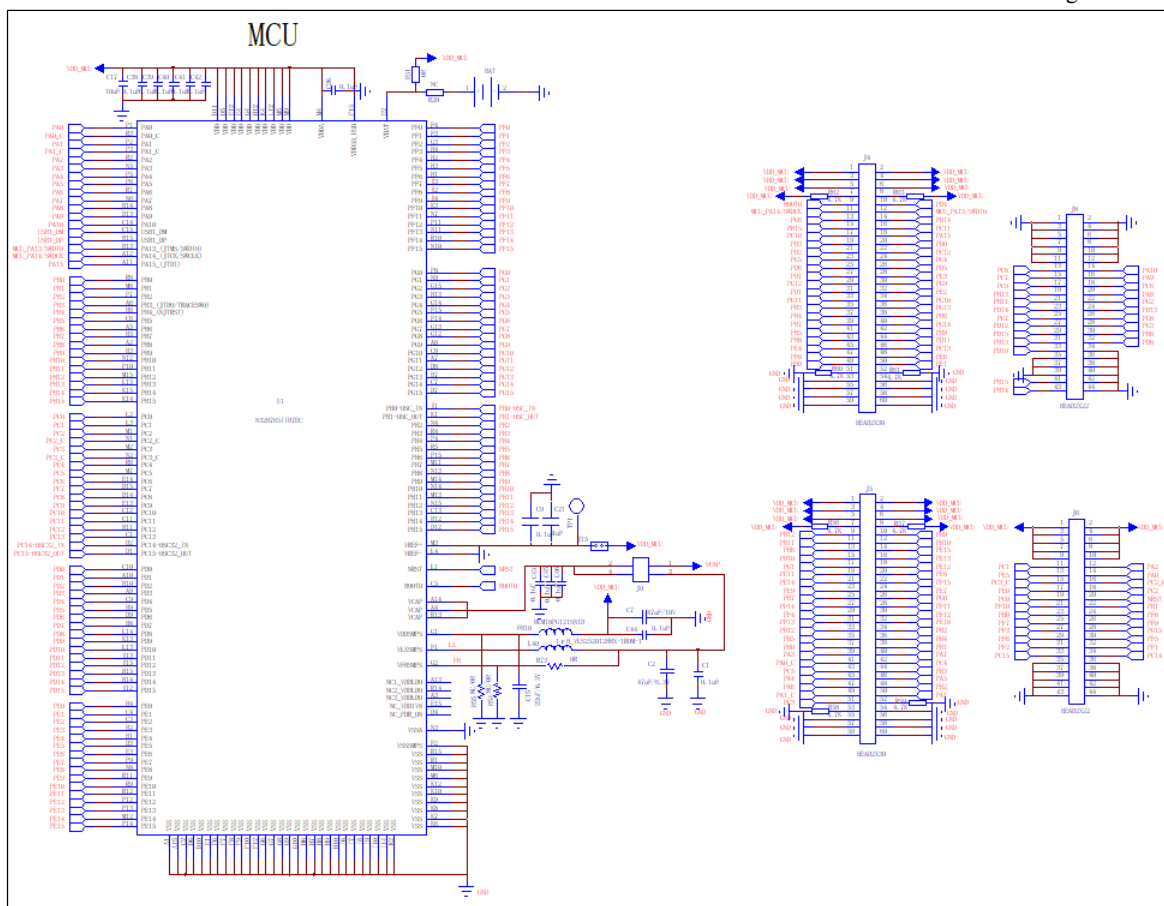
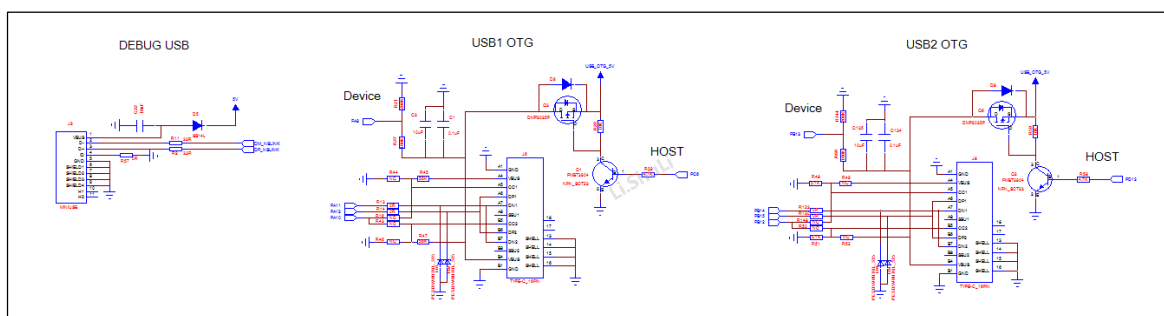


图 1-3 MCU 连接图

2) 电源设计

参考图 1-4 为电源设计原理图, 开发板可通过 USB OTG(J2、J3)或 DEBUG USB(J1)供电 5V, 再通过 LDO 输出 3.3V 电压给整个 PCB 板供电。



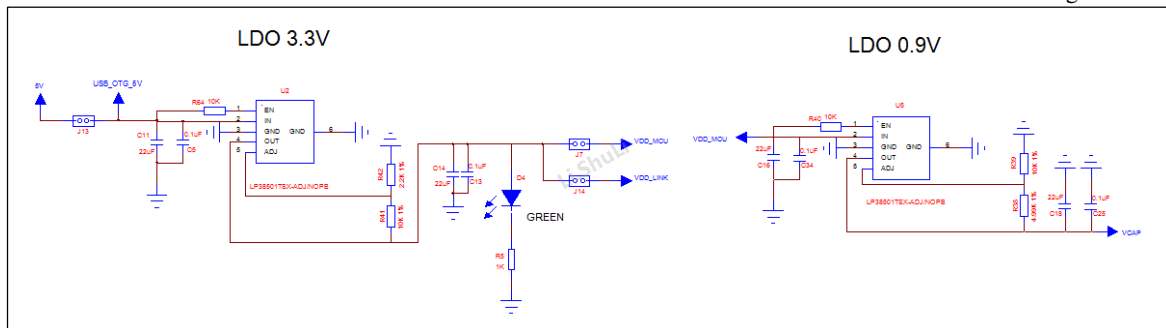


图 1-4 电源设计

3) 按键设计

参考图 1-5 为按键设计原理图，一共 5 个按键，分别为 3 个通用按键、MCU 唤醒按键和复位按键。

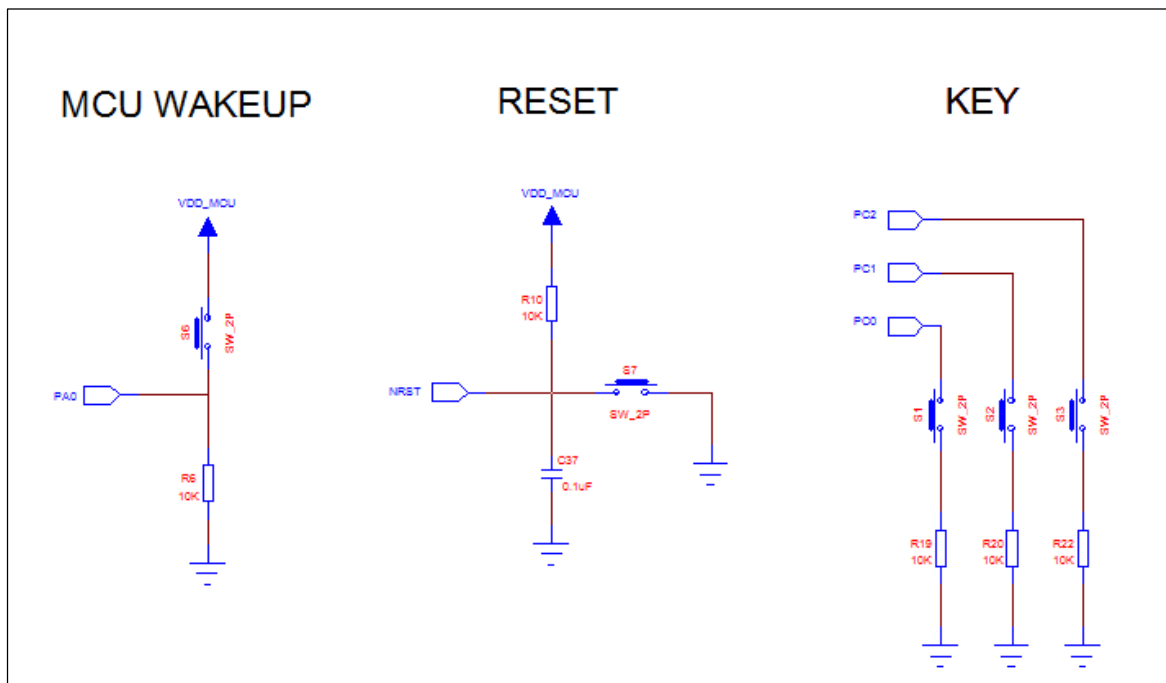


图 1-5 按键设计

4) LED 灯设计

参考图 1-6 为 LED 灯设计原理图，一共 5 个 LED 灯，D1、D2、D3 分别连接主 MCU 的 PF10、PA2 和 PA3，可以用于调试使用。D6 和 D7 用于 NS-LINK MCU 控制，用于监视 NS-LINK 运行状态。

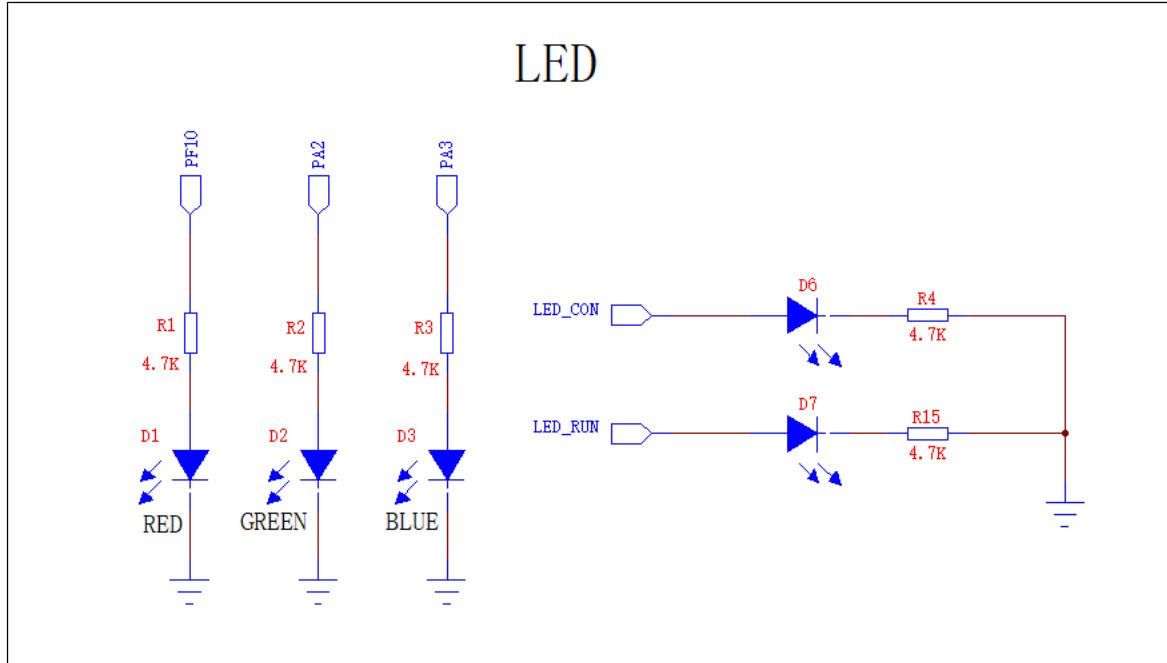


图 1-6 LED 灯设计

5) 晶体

参考图 1-7 为晶体连接图，芯片共两个外接晶体，分别为 32.768KHz 和 25MHz。

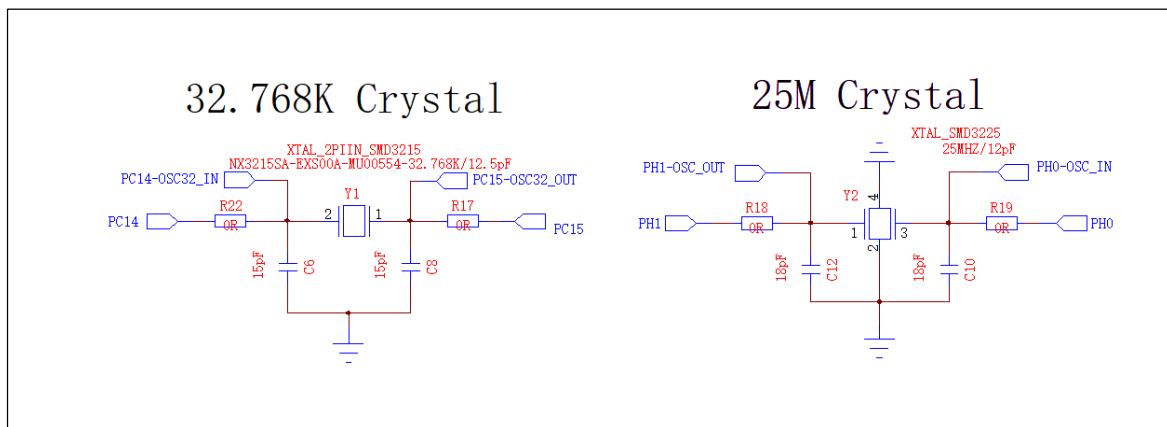


图 1-7 晶体设计

6) BAT

参考图 1-8 为 BAT 电池外接原理图，可通过 PCB 板的外接电池座，外接 CR1220 电池给 VBAT 管脚供电或通过 VDD 直接给 VBAT 管脚供电。

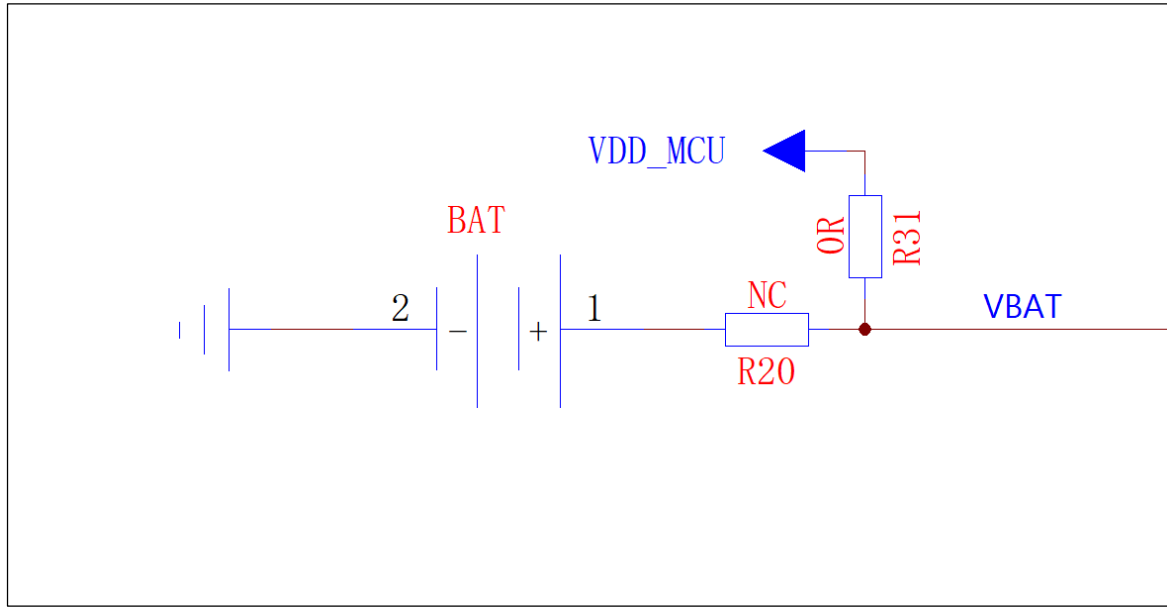


图 1-8 BAT

7) NS-LINK

参考图 1-9 为 NS-LINK 原理图，用户可通过 DEBUG USB 口直接连接 USB 线下载程序，省去 ULINK 或 JLINK 烧录器。也可以通过 DEBUG USB 模拟串口进行调试。

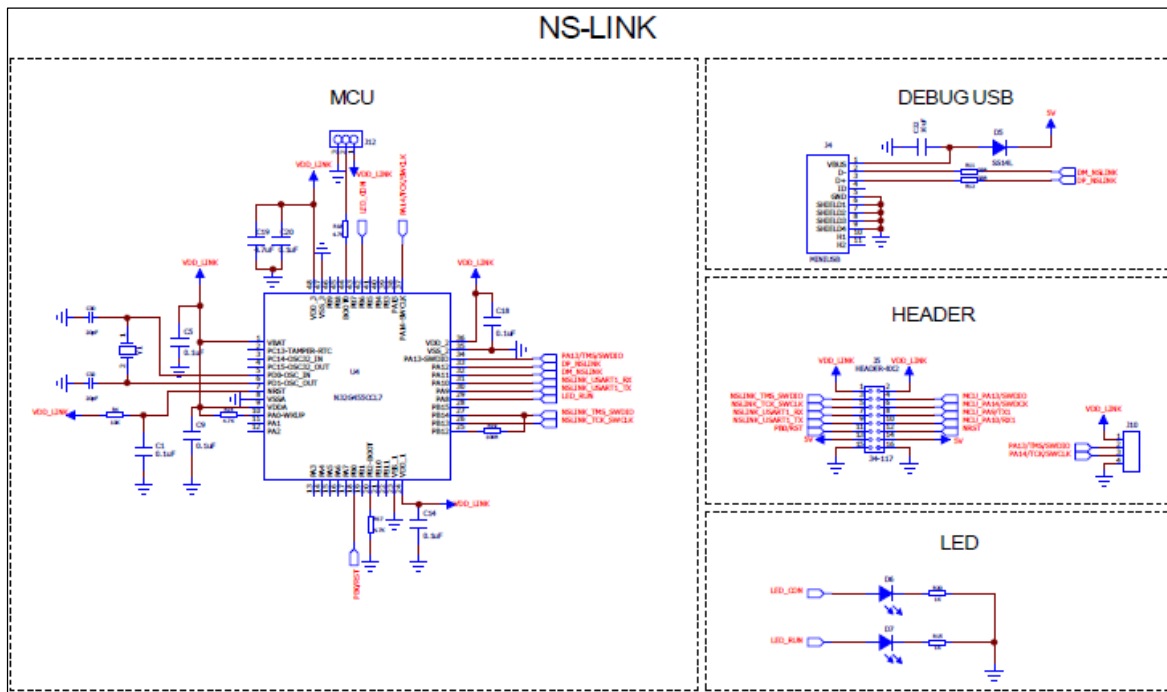


图 1-9 NS-LINK

● **MCU 外围器件说明:**

- 1) PCB LAYOUT 设计时, VDD 电源供电, 接近芯片端先放置 10uF+0.1uF 两个去耦电容, 靠近每个 VDD 管脚上再放置一个 0.1uF 去耦电容。
- 2) VDDA 输入管脚建议放置一个 0.1uF 和一个 10uF 的电容。
- 3) 当 VREF+使用内置参考源 VREFBUF 时, VREF+引脚建议就近放置一个 0.1uF 和一个 1uF 的电容。当 VREF+由外部供电时, VREF+引脚建议就近放置一个 0.1uF 和一个 10uF 的电容。
- 4) PC14-OSC32_IN、PC15-OSC32_OUT: 有外部高精度 RTC 时钟需求时, 需靠近管脚外接 32.768KHz 晶体, 无需求则可不加。

2 历史版本

版本	日期	备注
V1.0	2024-10-10	创建文档

3 声 明

国民技术股份有限公司（下称“国民技术”）对此文档拥有专属产权。依据中华人民共和国的法律、条约以及世界其他法域相适用的管辖，此文档及其中描述的国民技术产品（下称“产品”）为公司所有。

国民技术在此并未授予专利权、著作权、商标权或其他任何知识产权许可。所提到或引用的第三方名称或品牌（如有）仅用作区别之目的。

国民技术保留随时变更、订正、增强、修改和改良此文档的权利，恕不另行通知。请使用人在下单购买前联系国民技术获取此文档的最新版本。

国民技术竭力提供准确可信的资讯，但即便如此，并不推定国民技术对此文档准确性和可靠性承担责任。

使用此文档信息以及生成产品时，使用者应当进行合理的设计、编程并测试其功能性和安全性，国民技术不对任何因使用此文档或本产品而产生的任何直接、间接、意外、特殊、惩罚性或衍生性损害结果承担责任。

国民技术对于产品在系统或设备中的应用效果没有任何故意或保证，如有任何应用在其发生操作不当或故障情况下，有可能致使人员伤亡、人身伤害或严重财产损失，则此类应用被视为“不安全使用”。

不安全使用包括但不限于：外科手术设备、原子能控制仪器、飞机或宇宙飞船仪器、所有类型的安全装置以及其他旨在支持或维持生命的应用。

所有不安全使用的风险应由使用人承担，同时使用人应使国民技术免于因为这类不安全使用而导致被诉、支付费用、发生损害或承担责任时的赔偿。

对于此文档和产品的任何明示、默示之保证，包括但不限于适销性、特定用途适用性和不侵权的保证责任，国民技术可在法律允许范围内进行免责。

未经明确许可，任何人不得以任何理由对此文档的全部或部分进行使用、复制、修改、抄录和传播。